

《电机与拖动基础》考试大纲

教材：《电机与拖动基础》（第四版），李发海 王岩编著，清华大学出版社

第一章 绪论

- 1.了解《电机与拖动基础》课程的研究对象、内容、地位、任务和作用；
- 2.理解磁场的几个常用物理量和磁路的基本定律。

第二章 电力拖动系统动力学

- 1.理解电力拖动系统转动方程式的含义；
- 2.掌握多轴电力拖动系统简化的原则；
- 3.了解典型负载的转矩特性；
- 4.理解电力拖动系统稳定运行的条件

第三章 直流电机原理

- 1.了解直流电机的用途、结构与型号，理解直流电机工作原理及铭牌数据的含义；
- 2.理解直流电机的励磁方式及电枢反应对主磁路的影响；
- 3.掌握他励直流发电机与直流电动机稳态运行的基本方程式及功率转换平衡关系，能够基于电机基本方程式对他励直流电动机电枢电流、反电动势、转速等进行计算；

4.理解他励直流电动机的固有机机械特性和人为机械特性。

第四章 他励直流电动机的运行

1.掌握他励直流电动机的起动方法，能够根据起动电流、起动转矩等要求，计算起动电压或电枢回路所串电阻值；

2.掌握他励直流电动机的调速方法，能够计算他励电动机串联电阻或降低电源电压时的转速值；

3.了解他励直流电动机的各种运行状态，理解不同运行状态下的机械特性。

第五章 变压器

1.了解变压器的用途、分类及结构，理解变压器铭牌数据的含义；

2.理解变压器空载运行与负载运行的电磁关系；

3.掌握变压器空载试验中励磁参数的计算；

4.了解自耦变压器与仪用互感器的特点和应用。

第六章 异步电动机原理

1.了解异步电动机的用途、分类及结构，理解其工作原理与铭牌数据；

2.理解异步电动机的T形等效电路图；

3.理解异步电动机的功率、机械转矩和电磁转矩方程式，能够进行功率与转矩的相关计算。

《电路》考试大纲

教材:《电路》(第五版), 邱关源主编, 罗先觉修订, 高等教育出版社

第一章 电路模型和电路定律

1. 熟悉各种电路元件的性质;
2. 掌握电压、电流参考方向的概念; 重点理解关联参考方向及非关联参考方向的概念;
3. 熟练掌握 KCL 及 KVL 方程的内容及列写方法;
4. 掌握电功率和能量的概念和计算。

第二章 电阻电路的等效变换

1. 理解“等效变换”的思想;
2. 掌握电阻电路串并联特点, 尤其是并联电路的分支电流计算;
3. 掌握星三角变换的公式;
4. 掌握电压源、电流源的性质及其等效变换方法;
5. 掌握输入电阻 (含有受控源的一端口电阻网络的输入电阻的求解) 的计算。

第三章 电阻电路的一般分析

1. 熟悉电路的拓扑图;
2. 掌握支路、回路、网孔、节点的基本概念; 重点掌握树的概念及树枝、连支数量公式;
3. 熟练掌握支路电流法、网孔电流法、回路电流法、结点电压法的方程列写规律及各种特殊情况处理方法。

第四章 电路定理

1. 重点掌握叠加定理适用条件、列写步骤, 会列用叠加定理解题;
2. 了解替代定理内容;
3. 掌握戴维宁定理和诺顿定理的概念和应用条件, 并能熟练应用定理分析求解

具体电路；

4. 掌握最大功率传输定理的概念和应用条件，并能熟练应用定理分析求解具体电路。

第六章 储能元件

1. 掌握电感、电容元件的特点及端口特性；
2. 掌握电感、电容的积分微分方程；
3. 掌握电容、电感元件的串联与并联的计算方法。

第七章 一阶电路和二阶电路的时域分析

1. 掌握动态电路的特点，会列写电路初始值的计算；
2. 掌握零状态响应、零输入响应、全响应的概念和物理意义；
3. 重点掌握“三要素”的内容，会利用“三要素”分析电路。

第八章 相量法

1. 掌握正弦量的三要素，正弦量的有效值，以及同频正弦量的相位差的概念与计算；
2. 熟练掌握正弦量的相量表示方法、相量图的画法；
3. 理解正弦量瞬时值表达式与向量式的关系；
4. 掌握电路定律的相量形式及元件的电压电流关系的相量形式。

第九章 正弦稳态电路的分析

1. 掌握阻抗的串、并联及相量图的画法；
2. 了解正弦电流电路的瞬时功率、有功功率、无功功率、功率因数、复功率的概念及表达形式；
3. 熟练掌握正弦电流电路的稳态分析法；
4. 掌握最大功率传输的概念及在不同情况下的最大传输条件。

《数字电子技术实验》考试大纲

指导书：数字电子技术实验指导手册

参考教材：《数字电子技术基础》（第六版）， 阎石 主编，高等教育出版社

一.门电路逻辑功能及测试

熟悉门电路逻辑功能；熟悉数字电路学习及示波器使用方法。

实验一 门电路逻辑功能及测试

（一）、实验目的

- 1.熟悉门电路逻辑功能。
- 2.熟悉现代电子实验台组成结构及使用方法。

（二）、实验设备及器件

双踪示波器

现代电子技术实验台

器件:

74LS00 二输入端四与非门 3片 (A12~A14)

74LS86 二输入端四异或门 1片 (A15)

（三）、实验内容及步骤

1.测试门电路逻辑功能

(1)选用四-二输入与非门 74LS00 一只，按图 3.10.1 接线、输入端 A、B 接数据开关(K1 ~ K12 两个任意)，输出端接 LED 电平显示 (L1 ~ L16 任意一个)。

(2)将电平开关按表 3.10.1 置位，分别测输出电压及逻辑状态。

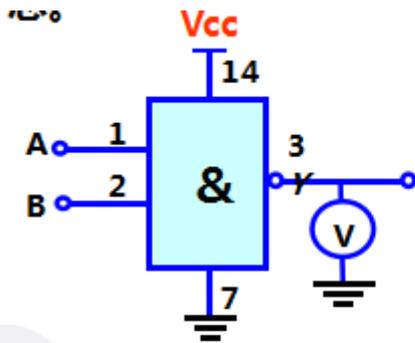


图3.10.1

表3.10.1

输入		输出	
A	B	Y	电压 (V)
0	0		
0	1		
1	0		
1	1		

2. 异或门逻辑功能测试

(1) 选二输入四异或门电路 74LS86，按图 3.10.2 接线，输入端 1、2、4、5 接数据开关，输出端 A、B、Y 接电平显示发光二极管。

(2) 将电平开关按表 3.10.2 置位，将结果填入表中。

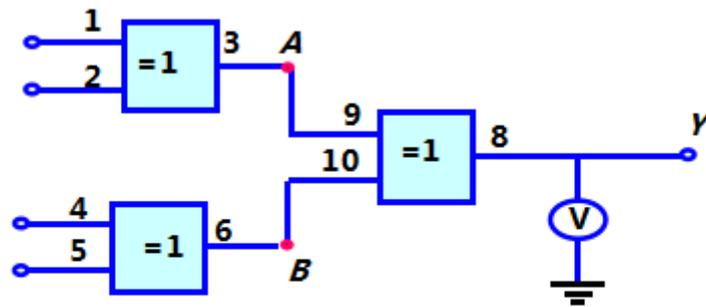


图3.10.2

表3.10.2

输入				输出			
1	2	4	5	A	B	Y	Y(电压) / V
0	0	0	0				
1	0	0	0				
1	1	0	0				
1	1	1	0				
1	1	1	1				
0	1	0	1				

3. 逻辑电路的逻辑关系

(1) 用 74LS00 与非门按图 3.10.3 和 3.10.4 接线，将输入输出逻辑关系分别填入表 3.10.3 及 3.10.4 中。

(2) 写出上面两个电路逻辑表达式。

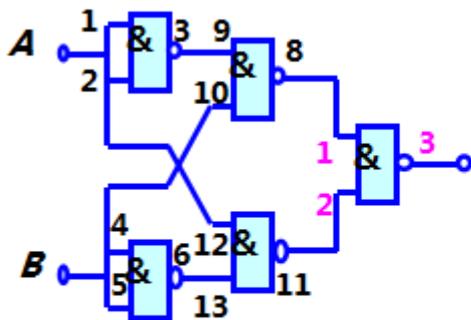


图3.10.3

表3.10.3

输入		输出
A	B	Y
0	0	
0	1	
1	0	
1	1	

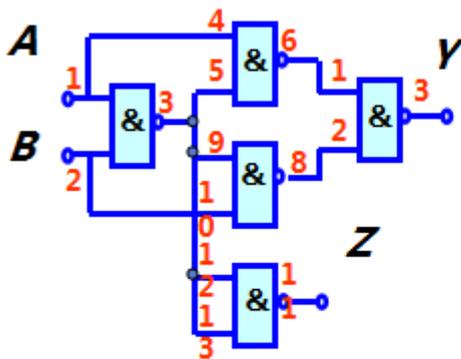


图3.10.4

表3.10.4

输入		输出	
A	B	Y	Z
0	0		
0	1		
1	0		
1	1		

注意：两片74LS00都接电源和地线。

4. 用与非门组成其它门电路并测试验证

(1) 组成或非门。

用一片二输入端四与非门组成或非门

$$Y = \overline{A + B} = \overline{A} \cdot \overline{B} = \overline{\overline{\overline{A}} + \overline{\overline{B}}}$$

画出电路图，测试并填入表 3.10.5 中。

表3.10.5

输入		输出
<i>A</i>	<i>B</i>	<i>Y</i>
0	0	
0	1	
1	0	
1	1	

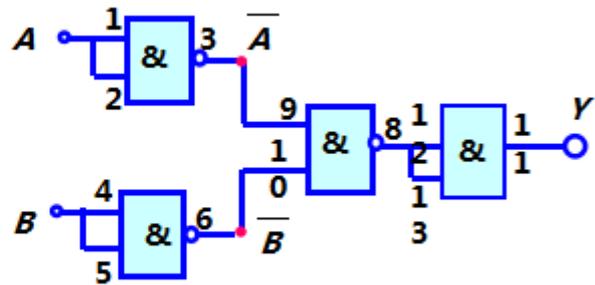


图3.10.5

(2) 组成同或门

- ①将同或门表达式转化为与非门表达式。
- ②画出逻辑电路图。
- ③测试并填表 10.3.6。

$$Y = A \oplus B = AB + \overline{A} \overline{B} = \overline{AB} \cdot \overline{A B}$$

表10.3.6

输入		输出
<i>A</i>	<i>B</i>	<i>Y</i>
0	0	
0	1	
1	0	
1	1	

二. 组合逻辑电路

掌握组合逻辑电路的功能测试；验证半加器和全加器的逻辑功能；掌握组合逻辑电路的设计方法。

实验二 组合逻辑电路

(一)、实验目的

1. 掌握组合逻辑电路的功能测试。
2. 验证半加器和全加器的逻辑功能。
3. 学会二进制数的运算规律。

(二)、实验设备及及器件

现代电子技术实验台

1 套

器件：

74LS00 二输入端四与非门 3片

74LS86 二输入端四异或门 1片

(三)、实验内容及步骤

1. 组合逻辑电路功能测试

(1)用 2 片 74LS00 组成图 3.11.1 所示逻辑电路。为便于接线和检查,在图中要注明芯片编号及各引脚对应的编号。

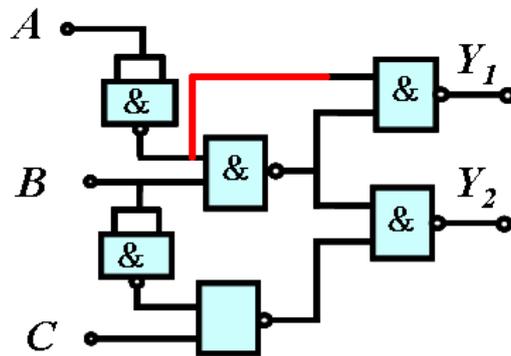


图3.11.1

(2) 图中 A、B、C 接电平开关，Y1，Y2 接发光管电平显示。

(3) 按表 3.1 要求，改变 A、B、C 的状态填表并写出 Y1，Y2 逻辑表达式。

(4)将运算结果与实验比较

表 3.11.1

输入			输出	
A	B	C	Y ₁	Y ₂
0	0	0		
0	0	1		
0	1	1		
1	1	1		
1	1	0		
1	0	0		
1	0	1		
0	1	0		

2. 测试用异或门和与非门组成的半加器的逻辑功能

由半加器的逻辑表达式可知，半加器 Y 是 A 、 B 的异或，而进位 Z 是 A 、 B 相与，故半加器可用一个异或门和二与门组成如图 3.11.2。

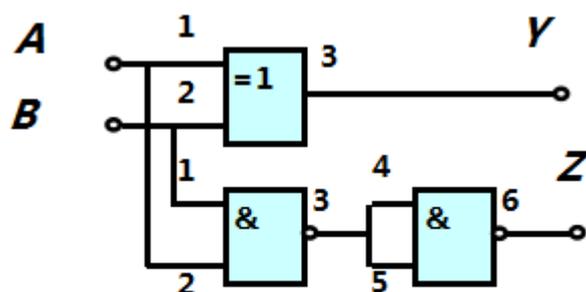


图3.11.2

(1) 在实验台上用异或门 74LS86 和与非门 74LS00 接成以上电路。 A 、 B 接电平开关 S ， Y 、 Z 接电平显示。

(2) 按表 3.11.2 要求改变 A 、 B 状态，结果填入表中。

表3.11.2

输入	A	0	1	0	1
	B	0	0	1	1
输出	Y				
	Z				

3. 测试全加器的逻辑功能。

(1) 写出图 3.11.3 电路的逻辑表达式

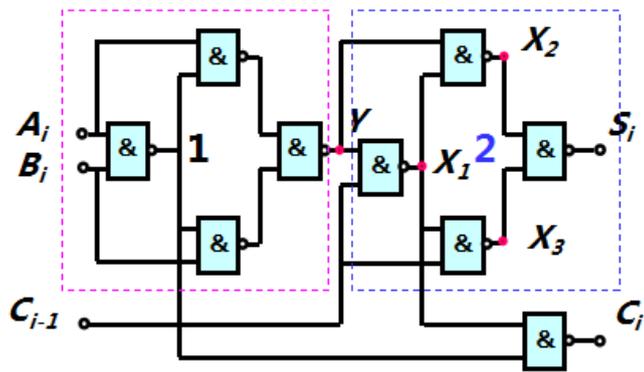


图3.11.3

3

(3) 根据逻辑表达式填表 3.11.3。

表3.11.3

A_i	B_i	C_{i-1}	Y	Z	X_1	X_2	X_3	S_i	C_i
0	0	0							
0	1	0							
1	0	0							
1	1	0							
0	0	1							
0	1	1							
1	0	1							
1	1	1							

(3) 根据真值表画出逻辑函数 S_i 、 C_i 的卡诺图。

(4) 按原理图选择与非门并接线进行测试，将测试结果记入表 3.11.4，并与上表进行比较 看逻辑功能是否一致。

表3.11.4

A_i	B_i	C_{i-1}	C_i	S_i
0	0	0		
0	1	0		
1	0	0		
1	1	0		
0	0	1		
0	1	1		
1	0	1		
1	1	1		

4. 测试用异或和与非门组成的全加器的逻辑功能

全加器可以用两个半加器和两个与门一个或门组成，在实验中，常用异或门和与非门实现。

(1)画出用异或门和与非门实现全加器的逻辑电路图，写出逻辑表达式。

(2)用异或门 74LS86 和与非门 74LS00 按自己画出的图接线，测试逻辑功能。

(3)当输入端 A_i 、 B_i 及 C_{i-1} 为下列情况时，测试逻辑功能，填入表 3.11.5。

表 3.11.5

输入端	A_i	0	0	0	0	1	1	1	1
	B_i	0	0	1	1	0	0	1	1
	C_{i-1}	0	1	0	1	0	1	0	1
输出端	S_i								
	C_i								

三 . 触发器

熟悉并掌握 R-S、D、J-K 触发器的构成、工作原理和功能测试方法；学会正确使用触发器集成芯片；了解不同逻辑功能触发器相互转换的方法。

实验四 触发器

(一)、 实验目的

- 1.熟悉并掌握 RS、D、JK 触发器的构成，工作原理和功能测试方法。
- 2.学会正确使用触发器集成芯片。
- 3.了解不同逻辑功能触发器相互转换方法。

(二)、实验设备及器件

- 1. 双踪示波器 1 台
- 2. 74LS00 四--二输入与非门 1 片 (A13-A14)
- 74LS74 双 D 触发器 1 片 (A23)
- 74LS112 双 JK 触发器 1 片 (A32)

(三)、 实验内容及步骤

1. 基本 RS 触发器功能测试

两个 TTL 与非门首尾相接构成的基本 RS 触发器的电路如图 3.12.1 所示

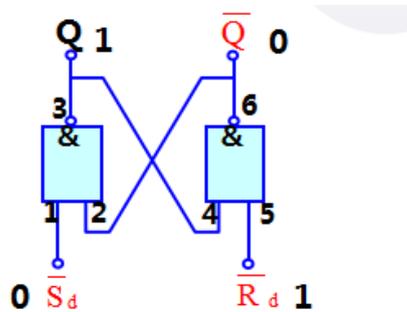


图3.12.1 基本RS触发器电路

观察并记录触发器的 Q 、 \bar{Q} 端的状态，将结果填入下表中。并说明在上述各种输入状态下,触发器执行的是什么功能？

\bar{S}_d	\bar{R}_d	Q	\bar{Q}	逻辑功能
0	1			置1
1	1			保持
1	0			置0
0	0	1	1	不定

2.维持 - 阻塞型 D 触发器功能测试

3.负边沿 JK 触发器功能测试

4. 触发器功能转换

(1) 将 D 触发器和 J-K 触发器转换成 T 触发器, 列出表达式, 画出实验电路图。

(2) 接入连续脉冲, 观察各触发器 CP 及 Q 端波形, 比较两者关系。

(3) 自拟实验数据并填写之。

四 . 时序电路测试及研究

掌握常用时序电路分析、设计及测试方法 ; 训练独立进行实验操作的技能。

实验五 时序电路测试及研究 (一)

(一)、实验目的

1. 掌握常用时序电路分析、设计及测试方法。
2. 训练独立进行实验的技能。

(二)、实验仪器及器件

双踪示波器		1 台
器件		
74LS73	双 JK 触发器	2 片 (A11 -A12)
74LS175	四 D 触发器	1 片 (A42)
74LS10	三输入端三与非门	1 片 (A24)
74LS00	二输入端四与非门	1 片 (A13-A14)

(三)、实验内容

1. 异步二进制计数器

(1) 按图 3.13.2 接线。

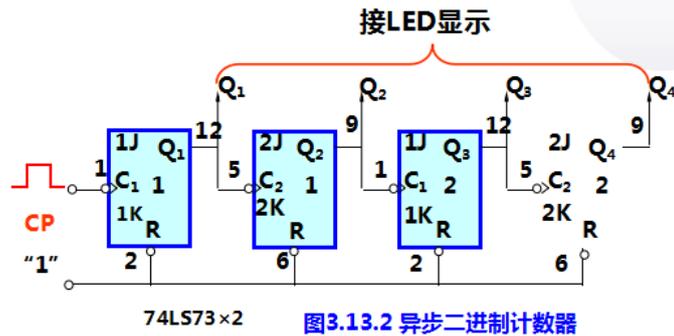


图3.13.2 异步二进制计数器

注意：为计数器翻转更可靠，一般 $J = K = 1$ 。

(2) 由 CP 端输入单脉冲，测试并记录 Q1 ~ Q4 端状态及波形。

(3) 试将异步二进制加法计数改为减法计数，参考加法计数器，按要求实验并记录结果，画出 Q1 ~ Q4 端波形。

2. 异步二—十进制加法计数器（选做）

在 4 位异步二进制加法计数器的基础上修改，使计数过程跳过 1010 到 1111 这六个状态。

（注：可用 74LS00 组成与门接至触发器的 J3 端）

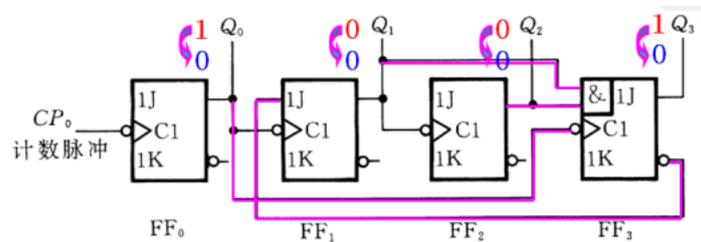


图3.13.3 异步二—十进制计数器

(1) 按图 3.13.3 接线。QA、QB、QC、QD 4 个输出端分别接发光二极管显示，CP 端接连续脉冲或单脉冲。

(2) 在 CP 端接连续脉冲，观察 CP、QA、QB、QC、QD 的波形。

(3) 画出 CP、QA、QB、QC、QD 的波形。

自拟异步二进制减法及二—十进制计数器表格，并记录结果。

3. 自循环移位寄存器——环形计数器

(1) 按图 3.13.4 接线，将 A、B、C、D 置为 1000，用单脉冲计数，记录各触发器状态。改为连续脉冲计数，并将其中一个状态为“0”的触发器置为“1”（模拟干扰信号作用的结果），观察计数器能否正常工作，分析原因。

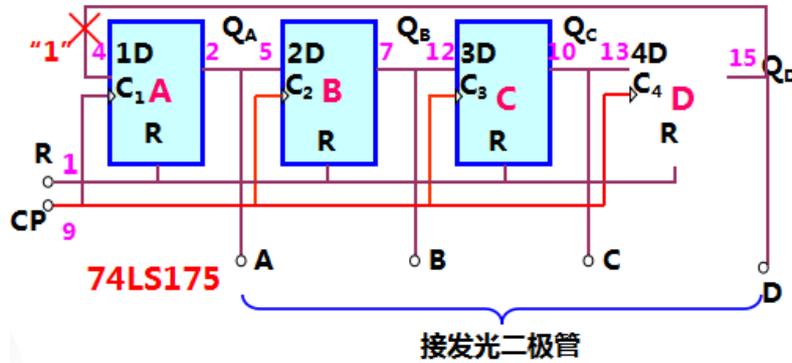
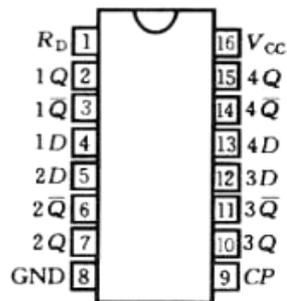


图 3.13.4 环形计数器

注意：1. 清零及 CP 端接法。

2. 先断开环路，令 1D="1"（接逻辑开关），置入数据 QA=1，否则“0”循环无法看到结果。

CP	QA	QB	QC	QD
1	1	0	0	0
2				
3				
4				



附：74LS175引脚图

(2) 按图 3.13.5 接线，与非门用 74LS10 三输入端三与非门重复上述实验，对比实验结果，总结关于自启动的体会。

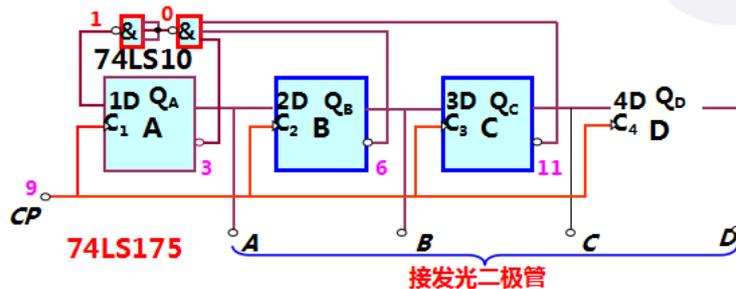


图 3.13.5 自循环移位寄存器

五．集成计数器

熟悉集成计数器的逻辑功能和各控制端作用；掌握集成计数器使用方法和任意进制计数器的设计方法。

实验七 集成计数器

一、实验目的

1. 熟悉集成计数器的逻辑功能和各控制端的作用。
2. 掌握用 74LS90 设计任意进制计数器的方法。

二、实验设备及器件

1. 数字示波器 1 台
2. 现代电子技术实验台 1 套

实验器件：

- 74LS90 二—五—十进制集成计数器 2 片； (A21、A22)
- 74LS00 四—二输入与非门 1 片。 (A13~A14)

三、实验内容及步骤

1. 集成计数器 74LS90 功能测试

74LS90 是二—五—十进制异步计数器。逻辑功能图如图 3.15.1 所示。

74LS90 具有下述功能：

- (1) 直接置 0 ($R_0(1) \cdot R_0(2) = 1$)，直接置 9 ($S_9(1) \cdot S_9(2) = 1$)
- (2) 二进制计数 (CP1 输入, QA 输出)；
- (3) 五进制计数 (CP2 输入, QD QC QB 输出)；

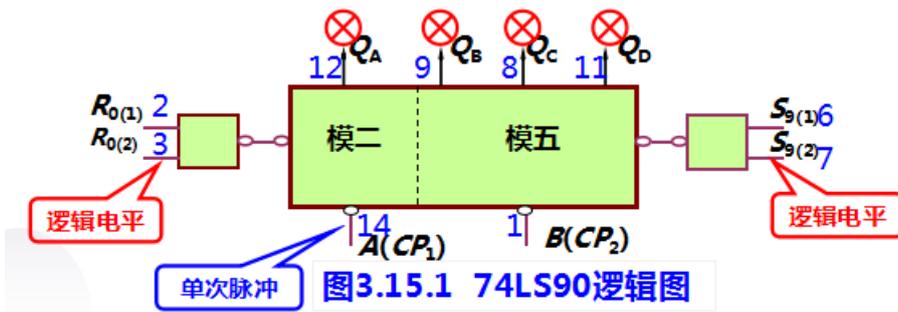


图3.15.1 74LS90逻辑图

表3.15.1 74LS90 功能表

$R_{0(1)}$	$R_{0(2)}$	$S_9(1)$	$S_9(2)$	Q_D	Q_C	Q_B	Q_A
1	1	0	×				
1	1	×	0				
×	×	1	1				
×	0	×	0				CPA: 0
0	×	0	×	CPB: $Q_D Q_C Q_B$			
0	×	×	0	000	001	010	011
×	0	0	×				100

(4) 十进制计数（两种接法如图 3.15.2 所示）。

按芯片引脚图分别测试上述功能，并填入表 3.15.1、3.15.2 和 3.15.3 中。

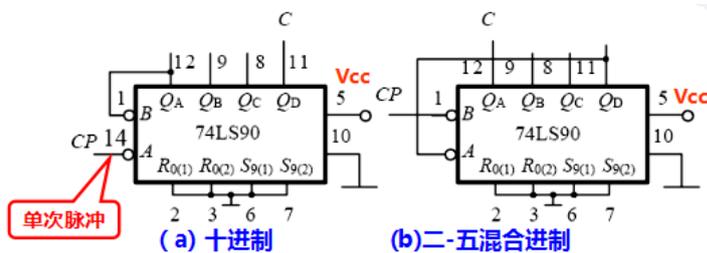


图3.15.2 十进制计数器

表3.15.2 二一五混合进制

计数	输出			
	Q_A	Q_D	Q_C	Q_B
0				
1				
2				
3				
4				
5	1	0	0	0
6				
7	1	0	1	0
8				
9				

表3.15.3 十进

计数	输出			
	Q_D	Q_C	Q_B	Q_A
0				
1				
2				
3				
4				
5				
6				
7				
8				
9				

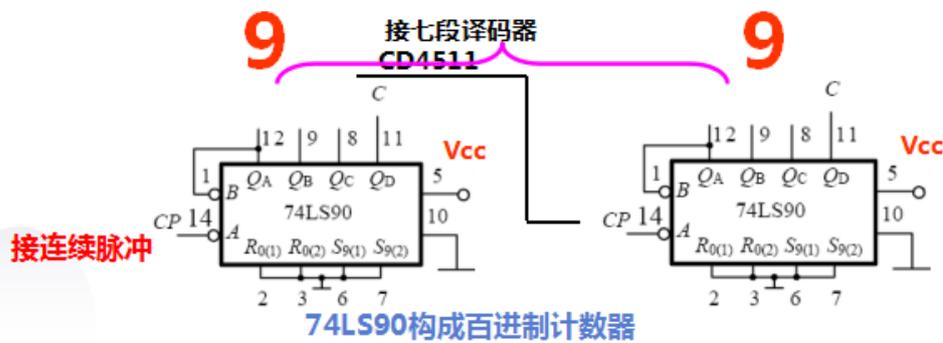
注意：输出顺序，权为：5421

2.计数器的级联

分别用两片 74LS90 计数器连成 8421 十进制计数器,然后连成百进制计数器。

(1) 画出十进制和百进制计数器电路图, 并总结计数器级连规律。

(2) 按图接线, 并将输出端接到数码管译码器的相应输入端, CP 接连续脉冲, 验证设计是否正确。



3.任意进制计数器设计方法

采用脉冲反馈法（称复位法或置位法）。可用 74LS90 组成任意模 (M) 计数器。当实现十以上进制的计数器时可将多片计数器级连使用。(74LS90 为异步式预置数计数器)。

